Seat No.: _________ **Enrolment No.____________**

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma Engineering Semester –III Examination Dec. 2011

Subject code: 331102 **Date: 23/12/2011**

Subject Name: Digital Electronics

Time: 10.30 am – 01.00 pm **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **English version is considered Authentic.**

Q.1	(a)	Convert following Binary numbers into Hex and Decimal numbers (i) 101010.10 (ii) 1101	**07**
	(b)	For i/p A, B and o/p Y, Draw symbols of AND,NAND,OR,NOR,Ex-OR ,Ex-NOR and NOT logic gates and write truth tables for each.	**07**
Q.2			
	(a)	State and prove Demorgon's theorem.	**07**
	(b)	Using NAND gates, realize NOR and EX-OR gates	**07**
		OR	
	(b)	What is Universal gate? Realize OR, AND gates using universal gates.	**07**
Q.3			
	(a)	Calculate following and find the answer: (i) $(1D)_{16} + (111)_2 = (\ldots\ldots)_{10}$ (ii) $(256)_{10} = (\ldots\ldots.)_{16} = (\ldots\ldots)_8 = (\ldots\ldots)_2$	**07**
	(b)	Simplify following using Boolean algebra (i) Y = A'BC + ABC + BC' (ii) Y = AB'C + ABC + A'C	**07**
		OR	
Q.3	(a)	Compare combinational and sequential circuits.	**07**
	(b)	Explain Edge triggered J K Flipflop using truth table and its figure.	**07**
Q.4			
	(a)	Write truth table of full adder and draw its logic circuit.	**07**
	(b)	Using logic gates, draw and explain circuit of 3 X 8 decoder.	**07**
		OR	
Q. 4	(a)	Draw Karnaugh maps for following three variables X,Y,Z and simplify it : (i) F=∑m(0,1,4,5,6) (ii) F=∑m(0,1,2,4)	**07**
	(b)	Using logic gates, draw and explain circuit of 4 X 1 multiplexer.	**07**
Q.5			
	(a)	Write full forms of RTL, DTL,TTL, MOS, CMOS logic families and compare these logic families.	**07**
	(b)	Draw and explain in brief : D flipflop and T flipflop	**07**
		OR	
Q.5	(a)	Draw and explain 4 bit binary up counter.	**07**
	(b)	Using block diagram, explain successive approximation ADC	**07**

****

પ્ર.1

(a) નીચેના બાયનરી નંબરોને હેક્ષ તથા ડેસીમલ નંબરોમાં બદલો. **07**

(i) 101010.10 (ii) 1101

(b) i/p A, B અને o/p Y માટે, AND,NAND,OR,NOR,Ex-OR ,Ex-NOR અને NOT ગેટના સિમ્બોલ દોરો અને દરેકના ટ્રુથ ટેબલ લખો. **07**

પ્ર.2

(a) ડી મોર્ગન થીયરમ લખો અને સાબિત કરો. **07**

(b) NAND ગેટના ઉપયોગથી NOR અને EX-OR ગેટ બનાવો. **07**

અથવા

(b) યુનિવઁસલ ગેટ એટલે શું? યુનિવઁસલ ગેટના ઉપયોગથી OR અને AND ગેટ બનાવો. **07**

પ્ર.3

(a) નીચેનાની ગણતરી કરી જવાબ મેળવો: **07**

(i) $(1D)_{16} + (111)_2 = (……)_{10}$

(ii) $(256)_{10} = (…….)_{16} = (……)_8 = (……)_2$

(b) બુલીયન એલ્જીબ્રાની મદદથી નીચેનાનું સાદુ રૂપ આપો. **07**

(i) Y = A’BC + ABC + BC’ (ii) Y = AB’C + ABC + A’C

અથવા

પ્ર.3 (a) કોમ્બીનેશનલ અને સીક્વન્શલ સર્કીટની સરખામણી કરો. **07**

(b) એઇજ ટ્રીગઁડ J K ફ્લીપ ફ્લોપ તેના ટ્રુથ ટેબલ તથા આકૃતીની મદદથી સમજાવો. **07**

પ્ર.4

(a) ફુલ એડરનું ટ્રુથ ટેબલ દોરો અને એની સર્કીટ દોરી સમજાવો. **07**

(b) લોજીક ગેટની મદદથી 3 X 8 ડીકોડર બનાવો અને સમજાવો. **07**

અથવા

પ્ર. 4 (a) નીચેના ત્રણ વેરીયેબલ માટે કાર્નોપ મેપ દોરો અને સાદુ રૂપ આપો : **07**

(i) F=∑m(0,1,4,5,6) (ii) F=∑m(0,1,2,4)

(b) લોજીક ગેટના ઉપયોગથી 4 X 1 મ્લ્ટીપ્લેક્ષર દોરો અને સમજાવો. **07**

પ્ર.5

(a) RTL, DTL,TTL, MOS, CMOS લોજીક ફેમીલીના ફુલ ફોમઁ લખો અને તેની સરખામણી કરો. **07**

(b) આની વિશે ટુંક નોંધ લખો: (i) D ફ્લીપ ફ્લોપ (ii) T ફ્લીપ ફ્લોપ **07**

અથવા

પ્ર.5 (a) 4 બીટ બાયનરી અપ કાઉન્ટર દોરો અને સમજાવો. **07**

(b) બ્લોક ડાયેગ્રામની મદદથી સક્સેસીવ એપ્રોક્ષીમેશન ટાઇપ ADC સમજાવો. **07**

****