Seat No.: ________ Enrolment No.____________

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma – SEMESTER - I • EXAMINATION – WINTER 2012

Subject code: 3310702 **Date: 17/01/2013**

Subject Name: Fundamental of Digital Electronics

Time: 10:30 am – 01:00 pm **Total Marks: 70**

Instructions:

1. **Make suitable assumptions wherever necessary.**
2. **Figures to the right indicate full marks.**
3. **Each question carry equal marks (14 marks)**
4. **English version is authentic.**

Q.1 Answer any Seven questions only. All questions are of 2 marks each **14**

(a) Briefly explain reflected code

(b) Draw only symbols of following logic gates.
(i) AND (ii) OR (iii) NOT (iv) NAND

(c) Draw K-Map for 3 variables.

(d) Draw logic circuit for following expression F=AB'+A'C.

(e) Convert $(412)_{10}$ decimal number in to binary number.

(f) Convert $(2AF)_{16}$ hexa-decimal number in to decimal number.

(g) (i) A+BC =__________, (ii) (A+B)'=__________.

(h) Write truth table for f(A,B) = $A \oplus B$

(i) Perform (i)11011+ 01011 (ii) 11010 - 01101

(j) Which combinational circuit can be used to divide data from 1 input line to 4 output line? Also draw block diagram of it.

Q.2 (a) Briefly explain error detection code. Write down a table of 0 to 7 decimal numbers in to binary form and mentioning odd and even parity for all numbers. **4**

OR

(a) If (i) 2's complement of a binary number is 0111, obtain original number.
(ii) 10's complement of decimal number is 625, obtain original number. **4**

(b) Apply De-Morgan's theorem to following expressions. **5**
(i) [(A+B') (C'+D)]' (ii) [A (B+C)]'

OR

(b) (i) List any four properties of Boolean algebra and prove any one. 5
(ii) Reduce expression using Boolean algebra
X'Y'Z'+X'YZ'+XY'Z'+XYZ'

(c) Obtain simplified SOP expression using K-Map method for $\Sigma(0,1,3,4,5,6,11,14)$ and implement using NAND logic. **5**

OR

(c) Obtain simplified POS expression using K-Map method for $\prod (3, 4, 6, 7, 11, 12, 14, 15)$ and implement using NOR logic. 5

Q.3 (a) What is the difference between half and full Subtractor? Design half subtractor circuit. **5**

OR

	(a)	What is the difference between half adder and full adder? Design half adder circuit.	5
	(b)	With proper diagram explain 4-bit binary parallel adder. Also draw pin diagram of IC used as 4-bit parallel adder.	**5**
		OR	
	(b)	With proper diagram explain 4-bit binary parallel subtractor. Also draw pin diagram of IC used as 4-bit parallel subtractor.	5
	(c)	Define universal gate. Derive basic logic gates (AND-OR-NOT)using NOR gate.	4
		OR	4
	(c)	Define universal gate. Derive basic logic gates (AND-OR-NOT)using NAND gate.	
Q.4	(a)	For 0 to 9 decimal numbers write down table of corresponding BCD and Excess-3 code.	**3**
		OR	
	(a)	Briefly explain the steps of combinational logic design with a simple example.	3
	(b)	Write short note on don't care conditions. Explain with suitable example.	**4**
		OR	
	(b)	With suitable example explain canonical or standard forms.	**4**
	(c)	Explain magnitude comparator with the help of block diagram and Derive 2 bit magnitude comparator circuit using truth table.	**7**
Q.5	(a)	What is decoder? Derive logic circuit for 2 to 4 decoder.	**4**
	(b)	What is Multiplexer? Derive 4 to 1 Multiplexer circuit.	**4**
	(c)	Prove that (i) C'D' + A'B'D' + A'BCD' + ACD' = D' (ii) AB'C + B + BD' + ABD' + A'C = B+C	**6**

****

પ્રશ્ન–૧ ફક્ત કોઈ પણ સાત પ્રશ્નો નાં જવાબ આપો.બધા પ્રશ્નો ૨ ગુણનાં છે. **14**

(૧) ટુંકમાં રીફ્લેકટેડ કોડ સમજાવો

(૨) નીચેના ગેટના ફક્ત સીમ્બોલ દોરો
(i)AND (ii) OR (iii) NOT (iv) NAND

(૩) ત્રણ વેરીએબલ માટેનો K-Map દોરો

(૪) આપેલ સમીકરણ F=AB'+A'C માટે લોજીક સર્કીટ દોરો

(૫) $(412)_{10}$ દશાંશ સંખ્યાને બાયનરીમા રૂપાંતર કરો.

(૬) $(2AF)_{16}$ Hex સંખ્યાને દશાંશ પધ્ધતી માં રૂપાંતર કરો.

(૭) A+BC =__________, (ii) (A+B)'=__________.

(૮) f(A,B) = $A \oplus B$ માટે ટ્રુથટેબલ લખો.

(૯) ગણતરી કરો (i)11011+ 01011 (ii) 11010 - 01101

(૧૦) ૧ ઇનપુટ લાઈન ને ૪ આઊટપુટ લાઈનમાં વિભાજન કરવા કઈ કોમબીનેશનલ સર્કીટનો ઊપયોગ થાય? તેનો block diagram દોરો.

પ્રશ્ન–૨

અ Error Detection કોડ ટુંકમા સમજાવો. 0 to 7 સુધીની સંખ્યાને બાયનરી માં રૂપાંતર કરો અને તેની સામે Odd અને Even પેરીટી લખો. **4**

અથવા

અ જો (i) એક બાયનરી સંખ્યાનું 2's કોમ્પલીમેન્ટ 0111, તો મુળ સંખ્યા મેળવો. 4
(ii) એક દશાંશ સંખ્યાનું 10's કોમ્પલીમેન્ટ 625 છે, તો મુળ સંખ્યા મેળવો.

બ નીચેના સમીકરણોને ડી–મોર્ગનનો સિધ્ધાંત લાગુ પાડો **5**
(i) [(A+B') (C'+D)]' (ii) [A (B+C)]'

અથવા

બ (i) બુલીયન આલજેબ્રાની કોઈપણ ચાર પ્રોપર્ટી લખો.તેમાંથી કોઈ એક સાબીત કરો. 5
(ii) બુલીયન આલજેબ્રાની મદદથી સાદુરૂપ આપો. X'Y'Z'+X'YZ'+XY'Z'+XYZ'

ક K-Map પધ્ધતીથી સાદુરૂપ આપો $\Sigma(0,1,3,4,5,6,11,14)$ અને તેની NAND ગેટના મદદથી લોજીક સર્કીટ દોરો. **5**

અથવા

ક K-Map પધ્ધતીથી સાદુરૂપ આપો $\prod(3,4,6,7,11,12,14,15)$ અને તેની NOR ગેટના મદદથી લોજીક સર્કીટ દોરો. 5

પ્રશ્ન–૩

અ Half Subtractor અને Full Subtractor વચ્ચે તફાવત સમજાવો. Half Subtractor સર્કીટ ડીઝાઈન કરો. **5**

અથવા

અ Half Adder અને Full Adder વચ્ચે તફાવત સમજાવો. Half Adder સર્કીટ ડીઝાઈન કરો. 5

બ યોગ્ય આકૃતિની મદદથી 4 Bit Binary Parallel Adder સમજાવો અને 4 Bit Binary Parallel Adder માટે વપરાતી IC 7485 નો પીન ડાયાગ્રામ દોરો. **5**

અથવા

બ યોગ્ય આકૃતિની મદદથી 4 Bit Binary Parallel Subtractor સમજાવો અને 4 Bit Binary Parallel Subtractor માટે વપરાતી IC 7485 નો પીન ડાયાગ્રામ દોરો. 5

ક Universal gate ની વ્યાખ્યા આપો. NOR gate ની મદદથી બેઝીક લોજીક ગેટ્સ (AND-OR-NOT) મેળવો. **4**

અથવા

ક Universal gate ની વ્યાખ્યા આપો. NOR gate ની મદદથી બેઝીક લોજીક ગેટ્સ (AND- OR-NOT) મેળવો. 4

પ્રશ્ન–૪

અ	0 to 9 સુધીની દશાંશ સંખ્યાઓનું BCD code અને Excess-3 code નુ ંટેબલ બનાવો.	3
	અથવા	
અ	એક સાદા ઉદાહરણથી combinational logic design નાં મુદ્દા સમજાવો.	3
બ	Don't care conditions વિશે ટુંક નોંધ લખો. યોગ્ય ઉદાહરણથી સમજાવો.	4
	અથવા	
બ	યોગ્ય ઉદાહરણી આપી Canonical or Standard forms સમજાવો.	4
ક	Block diagram ની મદદથી Magnitude comparator સમજાવો અને ટ્રુથટેબલ ની મદદથી 2 bit magnitude comparator સર્કીટ મેળવો.	7

પ્રશ્ન–૫

અ	Decoder એટલે શું? 2 to 4 decoder સર્કીટ ડીઝાઈન કરો.	4
બ	Multiplexer એટલે શું? 4 to 1 Multiplexer સર્કીટ ડીઝાઈન કરો.	4
ક	સાબિત કરો	6

(૧) $C'D' + A'B'D' + A'BCD' + ACD' = D'$

(૨) $AB'C + B + BD' + ABD' + A'C = B+C$

****