Seat No.: ________ Enrolment No.___________

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma Engineering - SEMESTER–III • EXAMINATION – WINTER • 2014

Subject Code: 3331104 **Date: 01-12-2014**

Subject Name: Digital Logic Design

Time: 10:30 am - 01:00 pm **Total Marks: 70**

Instructions:

1. **Attempt all questions.**
2. **Make suitable assumptions wherever necessary.**
3. **Figures to the right indicate full marks.**
4. **English version is considered to be Authentic.**

Q.1		Answer any seven out of ten.	**14**
	1.	Convert hexadecimal number 33 to Octal equivalent.	
	2.	Convert 1010 in Grey to equivalent binary code.	
	3.	State the full name of type of code used in desktop computer keyboard.	
	4.	What is difference between SOP and POS? Write full form of SOP and POS	
	5.	Why NAND is known as an Universal Gate? Draw Not using NAND.	
	6.	Which is the Logic Gate most suitable for comparing bits? Write truth table.	
	7.	What is full form of BCD? How $(11)_{10}$ can be coded in binary and BCD.	
	8.	Calculate 1's complement of binary number $(1011001)_2$.	
	9.	State the name of logic operation equivalent to Invert-AND and draw symbol for this equivalent operation.	
	10.	Write any one of the De'morgan theorems and prove using truth table method.	
Q.2	(a)	Minimize Boolean equation F(A,B,C) = ∑(1,3,5,6,7) using K-map.	**03**
		OR	
	(a)	Draw 4- variable karnaugh map and write simplified outcome of Karnaugh map , if for all 16 input combinations output stands 1	**03**
	(b)	What is the name of 2-bit adder? Write truth table and draw circuit.	**03**
		OR	
	(b)	Draw circuit to Implement Exclusive–OR operation using NAND gate only.	**03**
	(c)	Simplify Boolean equation F(A,B,C,D) = ∑(1,4,5,7,8,10,11,15) using K-map.	**04**
		OR	
	(c)	Draw circuit diagram for 4-bit Binary parallel adder using full adders.	**04**
	(d)	What is Don't care condition? What will b 3-variable K-map outcome if for all 8 input combinations output stands don't care. Will it be unique ?	**04**
		OR	
	(d)	Distinguish between Combinational logic circuit and sequential logic circuit.	**04**
Q.3	(a)	What is the use of parity? Draw even parity generator for 3-bit binary codes.	**03**
		OR	
	(a)	Draw 4-bit equality comparator.	**03**
	(b)	Draw seven segment display indicating segment names and write seven segment codes for BCD numbers 0101 as well as 1001	**03**
		OR	
	(b)	Design Half subtractor circuit.	**03**
	(c)	Write truth table for full adder circuit and derive equation for S and CY .	**04**
		OR	
	(c)	State name of circuit for selecting anyone out of four. Draw circuit diagram.	**04**
	(d)	Draw circuit diagram of flip flop which toggles state at each clock pulse.	**04**
		OR	

	(d)	Draw circuit diagram of flip flop having invalid input states.	**04**
Q.4	(a)	Why D flip flop used in building register? Write truth table of this flip flop.	**03**
		OR	
	(a)	Define Accuracy and Resolution in context of digital to analog converter.	**03**
	(b)	State the name of counter in which there is circular shift? Draw circuit.	**04**
		OR	
	(b)	State two differences between T flip flop and J-K flip flop	**04**
	(c)	Draw circuit diagram of 4-bit binary up/down counter in which clock is applied asynchronously.	**07**
Q.5	(a)	Write full names of EEPROM , PLA , TTL and VLSI	**04**
	(b)	Draw circuit and explain working of Dual slope ADC in brief.	**04**
	(c)	State at least 3 differences between SRAM and DRAM	**03**
	(d)	Define (i) Fan-out capacity (ii) Propagation Delay for Logic Gates.	**03**

****

ગુજરાતી

પ્રશ્ન. ૧		દશમાંથી કોઇપણ સાતના જવાબ આપો.	૧૪
	૧.	હેક્ષાડેસીમલ નમ્બર 33 ને તત્સમાન ઓક્ટલ નમ્બર મા ફેરવો	
	૨.	ગ્રે કોડ 1010 ને તત્સમાન બાઇનરી કોડ મા ફેરવો	
	૩.	કોમ્પ્યુટર કી-બોર્ડ મા વપરાતા કોડ નુ આખુ નામ જણાવો.	
	૪.	SOP અને POS વચ્ચે શુ તફાવત છે? SOP અને POS ના આખા નામ લખો.	
	૫.	શા માટે NAND ને યુનીવર્સલ ગેટ કહે છે ? NAND થી NOT ગેટ બનાવો.	
	૬.	બે બીટ ને સરખાવવા માટે સૌથી યોગ્ય ગેટ ક્યો છે? તેનુ સત્યાર્થતા પત્રક લખો.	
	૭.	BCD નુ આખુ નામ શુ છે? $(11)_{10}$ ને BCD અને બાઇનરી મા કેમ લખાશે?	
	૮.	બાઇનરી $(1011001)_2$ ના 1's - કોમ્પ્લીમેંટ ની ગણતરી કરો.	
	૯.	ઇંન્વર્ટ –એન્ડ ના તત્સમાન લોજિક ઓપરેશન નુ નામ કહો અને તેનો સિમ્બોલ દોરો.	
	૧૦	કોઇપણ એક ડી-મોર્ગન થીઅરમ લખો અને સત્યાર્થતા પત્રક વડે સાબિત કરો.	
પ્રશ્ન. ૨	અ	$F(A,B,C) = \sum(1,3,5,6,7)$ નુ કાર્નોફ મેપ થી મીનીમમ રુપ તારવો.	૦૩
		અથવા	
	અ	4- વરીએબલ નો કાર્નોફ મેપ દોરો અને કહો કે કાર્નોફ મેપ નુ અંતીમ પરિણામ શુ હશે જો તમામ 16 ઇનપુટ કોમ્બીનેશન્સ માટે આઉટપુટ 1 હોય ?	૦૩
	બ	બે બીટ ના એડર નુ શુ નામ છે? સત્યાર્થતા પત્રક લખી સરકીટ દોરો	૦૩
		અથવા	
	બ	માત્ર NAND ગેટ થી exclusive-OR ગેટ દોરો.	૦૩
	ક	$F(A,B,C,D) = \sum(1,4,5,7,8,10,11,15)$ નુ કાર્નોફ મેપ થી મીનીમમ રુપ તારવો.	૦૪
		અથવા	
	ક	ફુલ એડર્સ વડે 4- બીટ બાઇનરી પેરેલલ એડર ની સર્કીટ બનાવો	૦૪
	ડ	ડોન્ટ કેર કંડીશન શુ છે? 3-વેરીએબલ કાર્નોફ મેપ નુ અંતીમ પરિણામ શુ હશે જો બધાજ 8 ઇનપુટ કોમ્બીનેશન્સ માટે આઉટપુટ ડોન્ટ કેર હોય ? પરિણામ એક અને માત્ર એક હશે ?	૦૪
		અથવા	

	ડ	તફાવત આપો - કોમ્બીનેશનલ લોજીક અને સિક્વંસીઅલ લોજીક સરકીટ	૦૪
પ્રશ્ન. 3	અ	પેરીટી નો શુ ઉપયોગ છે? 3-બીટ બાઇનરી કોડ માટે પેરીટી જનરેટર દોરો.	03
		અથવા	
	અ	4-બીટ નુ ઇક્વાલીટી કમ્પેરેટર દોરો.	03
	બ	દરેક સેગમેંટ ના નામ દર્શાવતુ સેવન સેગમેંટ ડીસ્પ્લે દોરો. BCD 0101 અને 1001 ના તત્સમાન સેવન સેગમેંટ કોડ લખો.	03
		અથવા	
	બ	હાલ્ફ સબ્ટ્રેક્ટર સરકીટ ડીજાઇન કરો .	03
	ક	ફુલ એડર નુ સત્યાર્થતા પત્રક લખો અને S તથા CY ના સમીકરણ તારવો.	૦૪
		અથવા	
	ક	ચારમાથી એક ઇનપુટ પસન્દ કરવા માટે ની સરકીટ દોરો અને તેનુ નામ કહો	૦૪
	ડ	દરેક પલ્સે જેની આઉટપુટ સ્થીતી વિપરીત થાય તેવા ફ્લીપ ફ્લોપ ની સરકીટ દોરો.	૦૪
		અથવા	
	ડ	અમાન્ય ઇનપુટ કોમ્બીનેશન્સ ધરાવતા ફ્લીપ ફ્લોપ ની સરકીટ દોરો.	૦૪
પ્રશ્ન. ૪	અ	રજીસ્ટર મા શા માટે ડી- ફ્લીપ ફ્લોપ વપરાય છે ? ડી- ફ્લીપ ફ્લોપ નુ સ્ત્યાર્થતા પત્રક આપો.	03
		અથવા	
	અ	ડીજીટલ થી એનાલોગ રુપાંતરણ સન્દર્ભે એક્યોરસી અને રિઝોલ્યુશન ની વ્યાખ્યા આપો.	03
	બ	એવા કાઉંટર નુ નામ આપો અને સરકીટ દોરો જેમા બીટ સર્ક્યુલર શીફ્ટ થતી હોય.	૦૪
		અથવા	
	બ	ટી અને જે-કે ફ્લીપ ફ્લોપ વચ્ચેના બે તફાવત આપો.	૦૪
	ક	એવા 4-બીટ ના અપ-ડાઉન કાઉન્ટર ની સરકીટ દોરો જેમા ક્લોક પલ્સ એસીન્ક્રોનસ રીતે આપવામા આવતી હોય	૦૭
પ્રશ્ન. ૫	અ	EEPROM , PLA , TTL and VLSI ના આખા નામ લખો.	૦૪
	બ	ડ્યુઅલ સ્લોપ ADC ની સરકીટ દોરી ટૂંકમા તેનુ કાર્ય સમજાવો.	૦૪
	ક	SRAM અને DRAM વચ્ચે ના ત્રણ તફાવત આપો	03
	ડ	લોજીક ગેટ માટે વ્યાખ્યાયિત કરો (i) ફેન આઉટ કેપેસીટી (ii) પ્રોપેગેશન ડીલે	03

****